

DEVICE AND METHOD FOR FORMING TRANSMITTING OR RECEIVING BEAM

Publication number: JP10179585 (A)

Publication date: 1998-07-07

Inventor(s): GOPINASAN GAUPALL; WILLIAM WON +

Applicant(s): FURUNO ELECTRIC CO +

Classification:


- international: **A61B8/00; G01N29/26; G01S3/82; G01S7/523; G10K11/34; H01Q3/26; G01S15/89; G01S3/801; G01S3/808; A61B8/00; G01N29/26; G01S3/00; G01S7/523; G10K11/00; H01Q3/26; G01S15/00; (IPC1-7): A61B8/00; G01N29/26; G01S7/523**

- European: G01S3/82; G10K11/34C4; H01Q3/26T

Application number: JP19970314755 19971117

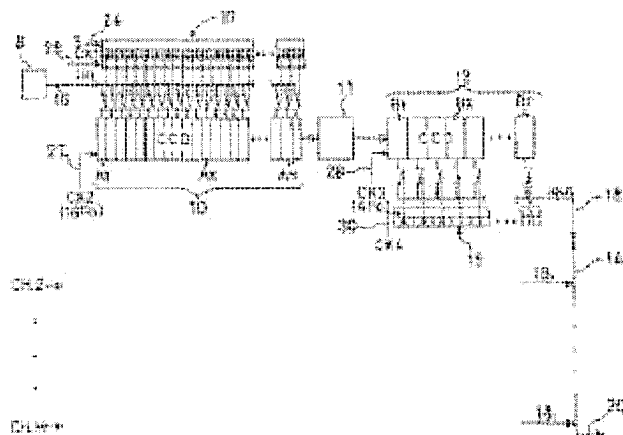
Priority number(s): US19960751618 19961118

Also published as:

 **US5784336 (A)**

Abstract of JP 10179585 (A)

PROBLEM TO BE SOLVED: To transmit and receive an ultrasonic wave having an effective dynamic range by transmitting and receiving it by respective antenna elements of an antenna array by using plural electric charge transfer delaying elements which can individually and dynamically select a delay quantity for a fine adjustment and a rough adjustment. **SOLUTION:** An antenna array is composed of antenna elements 8 connected one by one to respective channels CH1 to CHM. The respective channels CH1 to CHM receive a signal lin from an input line 16, and sends it out to an output line 18. An input signal lin is received by a focusing first delay part 10 composed of plural delay elements A1 to AN. A similar second delay part 12 is connected to the rear stage of the first delay part 10. A sampling rate decided by a sampling block signal CK3 of the second delay part 12 is set later than a sampling rate decided by a sampling signal CK2 of the first delay part 1. By this constitution, accurate delay processing can be performed without a signal loss.



Data supplied from the **espacenet** database — Worldwide

FB

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-179585

(43)公開日 平成10年(1998)7月7日

(51)Int.Cl.⁶

識別記号

F I

A 6 1 B 8/00

A 6 1 B 8/00

G 0 1 N 29/26

G 0 1 N 29/26

G 0 1 S 7/523

G 0 1 S 7/52

F

審査請求 未請求 請求項の数45 O L (全 18 頁)

(21)出願番号 特願平9-314755

(22)出願日 平成9年(1997)11月17日

(31)優先権主張番号 08/751618

(32)優先日 1996年11月18日

(33)優先権主張国 米国 (U S)

(71)出願人 000166247

古野電気株式会社

兵庫県西宮市芦原町9番52号

(72)発明者 ゴビナサン ゴーバル

アメリカ合衆国 ノースキャロライナ州

27511ケアリー オーデュボンパークドラ

イブ 1603

(72)発明者 ウオン ウイリアム

アメリカ合衆国 マサチューセッツ州

02186 ミルトン ランドルフ アベニュー

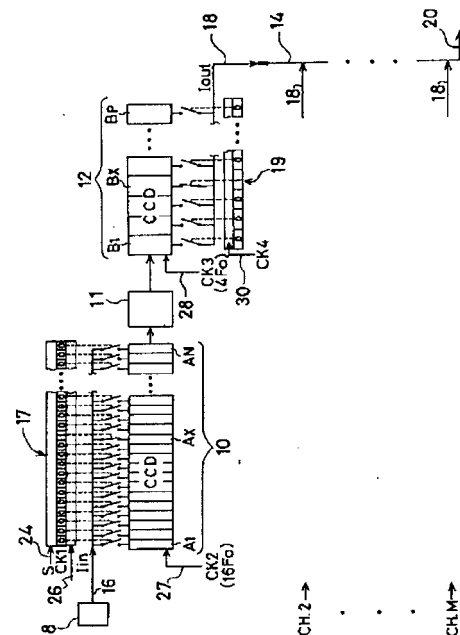
ー 1041

(54)【発明の名称】 送信又は受信ビームの形成装置及び方法

(57)【要約】

【課題】 多数の信号送受信素子からなるアンテナアレイに供給され又は該アンテナアレイにより受信される超音波信号等の送受信のいずれかの信号の若しくは送受信両方の信号に、送信又は受信ビームを形成することができるように信号を正確に遅延させることができるビーム形成装置及び方法を提供する。

【解決手段】 電荷結合素子 (CCD) で構成される遅延エレメントからなる複数のチャンネルを有するアレイを含み、各チャンネルは、ビームフォーカス処理を行う複数の第1の遅延エレメントセル部とビーム走査を行う複数の第2の遅延エレメントセル部を備えるよう構成される。一般的には複数の第2の遅延エレメントセル部は、ビームフォーカス処理を行う複数の第1の遅延エレメントセル部の分解能よりも粗い分解能を有する。



【特許請求の範囲】

【請求項1】 送受信素子のアレイと、前記各送受信素子に対応して設けられ前記各送受信素子に供給する信号に対し又は前記各送受信素子により捕捉される信号に対し所望の遅延を与える電荷転送遅延素子器とを備え、波長 λ のビームを形成するビーム形成器であって、前記送受信素子のアレイを用いて所望のビームプロファイルを生成すべく前記各送受信素子に入力される信号に所望の遅延が施され、前記所望の遅延は前記送受信素子のアレイに送信又は受信の際に所望の焦点距離に焦点を結ばせるための任意のフォーカス遅延とビームを所望の方位角内で走査するための任意のビーム走査遅延からなり、前記各電荷転送遅延素子器は、第1の遅延分解能係数 r_1 を有する複数(N個)の第1の遅延セルからなる第1の遅延素子部と、遅延分解能インターフェースで前記第1の遅延素子部に接続され前記第1の遅延分解能係数 r_1 とは異なる第2の遅延分解能係数 r_2 を有する複数(P個)の第2の遅延セルからなる第2の遅延素子部と、前記第1の遅延素子部において $n * (\lambda / r_1)$ の第1の総遅延量を生成すべく、前記複数(N個)の第1の遅延セル即ち前記遅延分解能インターフェースから n 個のセルのうち選択された一つのセルに信号を入力するための入力ポートと、前記第2の遅延素子部において $p * (\lambda / r_2)$ の第2の総遅延量を生成すべく、前記複数(P個)の第2の遅延セル即ち前記遅延分解能インターフェースから p 個のセルのうち選択された一つのセルからの信号を出力するための出力ポートとを有しており、前記第1および第2の遅延素子部のいずれか一方が前記任意のフォーカス遅延を与えるとともに、他方が前記任意のビーム走査遅延を与えることにより、前記電荷転送遅延素子が接続された各送受信素子に対して全体として所望の遅延を形成することを特徴とするビーム形成器。

【請求項2】 請求項1記載のビーム形成器であって、更に、前記各送受信素子に備えられ所望のビームフォーカスを行うための任意のフォーカス遅延とビームを所望の方位角内で走査するための任意のビーム走査遅延を選択するとともに、これら任意の遅延を得るのに必要な前記第1および第2の遅延セルそれぞれの個数を決定するための手段と、前記各遅延素子において前記選択の手段に従って前記第1の遅延セルのうち選択された一つのセルの入力ポートに信号を入力するための手段と、前記各遅延素子において前記選択手段に従って前記第2の遅延のうち選択された一つのセルからの遅延を施した信号を出力ポートから出力するための手段とを備えていることを特徴とするビーム形成器。

【請求項3】 請求項2記載のビーム形成器であって、更に、前記各送受信素子並びにそれに接続された遅延素子から出力される遅延を施した信号を加算して合成信号にする手段と、該合成信号を出力する手段とを備えていることを特徴とするビーム形成器。

【請求項4】 請求項1記載のビーム形成器であって、更に、前記複数の第1の遅延セルと前記複数の第2の遅延セル間でサンプリングレートを変更する手段を備えていることを特徴とするビーム形成器。

【請求項5】 請求項2記載のビーム形成器において、前記各入力ポートは、前記複数の第1の遅延セルのうちのセルに前記信号を入力するかを選択するためのシフトクロック信号を受け取る個別のシフトレジスタと、それぞれ前記シフトレジスタの対応する一つからの出力と前記シフトレジスタの対応する一つにより選択されるセルが前記信号を入力すべき正規のセルであるか否かを判定するためのサンプリングクロック信号を受け取り、正規のセルの場合にのみ一致判定を出力する個別のロジック回路と、それぞれ前記ロジック回路の対応する一つからの出力と入力すべき前記信号を受け取り、前記ロジック回路の対応する一つからの出力が選択されたセルが正規のセルであるとの一致判定であれば当該セルに前記信号を入力する個別のスイッチとを備えていることを特徴とするビーム形成器。

【請求項6】 請求項1記載のビーム形成器において、前記第1の遅延セルの各々により与えられる遅延時間は、前記第2の遅延セルの各々により与えられる遅延時間より十分に長いことを特徴とするビーム形成器。

【請求項7】 請求項6記載のビーム形成器において、前記第1の遅延素子部は任意のビーム走査遅延を与え、前記第2の遅延素子部は任意のフォーカス遅延を与えることを特徴とするビーム形成器。

【請求項8】 請求項1記載のビーム形成器において、前記第2の遅延セルの各々により与えられる遅延時間は、前記第1の遅延セルの各々により与えられる遅延時間より十分に長いことを特徴とするビーム形成器。

【請求項9】 請求項8記載のビーム形成器において、前記第2の遅延素子部は任意のビーム走査遅延を与え、前記第1の遅延素子部は任意のフォーカス遅延を与えることを特徴とするビーム形成器。

【請求項10】 請求項1記載のビーム形成器において、前記第1および第2の遅延素子部は、それぞれ各セルがそのセルに信号を入力するための或いはそのセルから信号を取り出すためのセルアクセスポートを有する複数の遅延セルと、遅延素子入力部または出力部とを備え、前記各遅延素子部は、遅延線上で前記セルアクセスポートに入力され前記遅延素子出力部から取り出されたか或いは前記遅延素子入力部に入力され前記セルアクセスポートから取り出された遅延すべき信号を有し、前記各遅延素子部は、更に、遅延量選択コマンド信号に従ってセルアクセスポートを選択するセルアクセスポートセレクタを有するとともに、前記第1および第2の遅延素子部の前記各セルアクセスポートは、それぞれ前記入出力ポートの一つに接続されていることを特徴とするビーム形成器。

【請求項11】 請求項10記載のビーム形成器において、前記セルアクセスポートセレクトは、接続される前記各遅延素子部内の遅延セルと同数のレジスタエレメントを備えるとともに、前記遅延量選択コマンド信号に従って前記所望の遅延に対応する遅延セルにシフトするイネーブルビットを有するシフトレジスタと、前記各遅延セルに対応して設けられ、前記所望の遅延を生成すべく対応する各セルアクセスポートを遅延線に接続するスイッチとを備え、前記スイッチはイネーブルビットの入力によって作動して前記電荷転送遅延素子を選択されたセルアクセスポートで遅延線に接続することを特徴とするビーム形成器。

【請求項12】 請求項1記載のビーム形成器において、前記第1および第2の遅延素子部の一方の遅延セルのうち、アレイの中央部に対応する遅延セルの遅延時間がアレイの端部に対応する遅延セルの遅延時間より大きく設定されていることを特徴とするビーム形成器。

【請求項13】 各アンテナサブアレイが複数の送受信素子と、各送受信素子に対応して設けられた個別遅延素子と、信号加算器と、各アンテナサブアレイに対応して設けられたサブアレイ共通オフセット遅延素子とを含む複数のアンテナサブアレイと、前記複数のアンテナサブアレイのサブアレイ共通オフセット遅延素子からの出力を加算する手段とを備え、超音波ビームを形成するビーム形成器であって、前記各送受信素子は、所望のビームプロファイルを生成するに際し、前記各サブアレイの全ての送受信素子に共通の遅延部分と各送受信素子毎の個別の遅延部分を含む所望の遅延とを必要とするとともに、前記共通の遅延部分と個別の遅延部分が全体として前記各送受信素子に対する該所望の遅延を形成し、前記個別遅延素子は、前記各送受信素子に対して設定される個別の遅延部分を発生するとともに、該個別の遅延部分が各送受信素子からの信号に加算されて遅延された信号を生成し、前記各サブアレイの各送受信素子に対応して設けられた前記各個別遅延素子の出力が共通の遅延部分に加算されて該出力を所望のビームプロファイルに整合させ、前記信号加算器は、前記各サブアレイの送受信素子からの遅延された信号同士を加算し、前記サブアレイ共通オフセット遅延素子は、前記各サブアレイの各送受信素子に所望の遅延を生成すべく前記信号加算器の出力に共通の遅延を加算し、前記各サブアレイの前記サブアレイ共通オフセット遅延素子の共通の遅延により、各送受信素子に対して設定される所望の遅延が各個別遅延素子の最大遅延量を越えることを可能にするようになされていることを特徴とするビーム形成器。

【請求項14】 請求項13記載のビーム形成器において、前記サブアレイ共通オフセット遅延素子によって前記信号加算器の出力に混入するノイズは、対応する個別の遅延部分の遅延容量が前記サブアレイ共通オフセット遅延素子の遅延容量と同じ場合、該個別の遅延部分によ

って前記各個別遅延素子から出力される信号に混入するノイズより少ないことを特徴とするビーム形成器。

【請求項15】 請求項13記載のビーム形成器において、波長 λ のビームが形成され、前記各個別遅延素子は、それに接続されている各送受信素子に対して任意の個別の遅延部分を発生し、前記送受信素子のアレイ全体で所望のビームプロファイルを形成すべく、各送受信素子の信号が所望の遅延が施され、前記所望の遅延は前記送受信素子のアレイに所望の焦点距離に焦点を結ばせるための任意のフォーカス遅延とビームを所望の方位角内で走査するための任意のビーム走査遅延からなり、前記各個別遅延素子は、第1の遅延分解能係数 r_1 を有する複数(N個)の第1の遅延セルからなり、該第1の遅延セルの少なくとも幾つかはセルアクセスポートを有する第1の遅延素子部と、遅延分解能インターフェースで前記第1の遅延素子部に接続され前記第1の遅延分解能係数 r_1 とは異なる第2の遅延分解能係数 r_2 を有する複数(P個)の第2の遅延セルからなり、該第2の遅延セルの少なくとも幾つかはセルアクセスポートを有する第2の遅延素子部と、前記第1の遅延素子部において $n * (\lambda / r_1)$ の第1の総遅延量を生成すべく前記複数(N個)の第1の遅延セル即ち前記遅延分解能インターフェースからn個のセルのうち選択された一つのセルに信号を入力するための入力ポートと、前記第2の遅延素子部において $p * (\lambda / r_2)$ の第2の総遅延量を生成すべく前記複数(P個)の第2の遅延セル即ち前記遅延分解能インターフェースからp個のセルのうち選択された一つのセルからの信号を出力するための出力ポートとを有しており、前記第1および第2の遅延素子部のいずれか一方が前記任意のフォーカス遅延とを与えるとともに、他方が前記任意のビーム走査遅延を与えることにより、前記各個別遅延素子が接続された各送受信素子に対して全体として所望の遅延を形成することを特徴とするビーム形成器。

【請求項16】 請求項15記載のビーム形成器において、前記個別遅延素子および前記サブアレイ共通オフセット遅延素子は電荷転送遅延素子から構成されていることを特徴とするビーム形成器。

【請求項17】 請求項15記載のビーム形成器であって、更に、前記所望のビームプロファイルを生成すべく前記各送受信素子に対して所望の遅延を選択するとともに、該所望の遅延を生成するのに必要な前記第1および第2の遅延セルそれぞれの個数を決定するための手段と、前記各個別遅延素子において前記選択の手段に従って前記第1の遅延セルのうち選択された一つのセルのセルアクセスポートに信号を入力するための手段と、前記各遅延素子において前記選択手段に従って前記第2の遅延のうち選択された一つのセルからの遅延を施した信号をセルアクセスポートから出力するための手段とを備えていることを特徴とするビーム形成器。

【請求項18】 請求項15記載のビーム形成器において、前記各サブアレイ共通オフセット遅延素子は複数の共通オフセット遅延セルを備えており、該共通オフセット遅延セルの個数が前記複数（N個）の第1の遅延セルの個数より大きいことを特徴とするビーム形成器。

【請求項19】 請求項18記載のビーム形成器において、前記共通オフセット遅延セル、前記第1の遅延セルおよび前記第2の遅延セルの各セルが電荷容量を有し、各共通オフセット遅延セルの電荷容量は、送受信素子数と前記複数（N個）の第1の遅延セルの各セルの電荷容量との積に等しいことを特徴とするビーム形成器。

【請求項20】 請求項18記載のビーム形成器において、前記各サブアレイ共通オフセット遅延素子は前記複数（N個）の第1の遅延セルの2倍の数のセルを備えており、前記各サブアレイ共通オフセット遅延素子は前記第1の遅延分解能係数 r_1 に等しい遅延分解能係数を有していることを特徴とするビーム形成器。

【請求項21】 請求項18記載のビーム形成器において、前記各サブアレイの前記サブアレイ共通オフセット遅延素子により生成される前記共通の遅延は、前記複数のアンテナサブアレイのうち直前のサブアレイの全送受信素子の最大の所望の遅延に等しいことを特徴とするビーム形成器。

【請求項22】 請求項15記載のビーム形成器であって、更に、前記複数の第1の遅延セルと前記複数の第2の遅延セル間でサンプリングレートを変更する手段を備えていることを特徴とするビーム形成器。

【請求項23】 請求項15記載のビーム形成器において、前記第1および第2の遅延素子部は、それぞれ各セルがそのセルに信号を入力するための或いはそのセルから信号を取り出すためのセルアクセスポートを有する複数の遅延セルと、遅延素子入力部または出力部とを備え、前記各遅延素子部は、遅延線上で前記セルアクセスポートに入力され前記遅延素子出力部から取り出されたか或いは前記遅延素子入力部に入力され前記セルアクセスポートから取り出された遅延すべき信号を有し、更に前記各遅延素子部は、遅延量選択コマンド信号に従ってセルアクセスポートを選択するセルアクセスポートセクタを有することを特徴とするビーム形成器。

【請求項24】 請求項23記載のビーム形成器において、前記セルアクセスポートセクタは、接続される前記各遅延素子部内の遅延セルと同数のレジスタエレメントを備えるとともに、前記遅延量選択コマンド信号に従って前記所望の遅延に対応する遅延セルにシフトするイネーブルビットを有するシフトレジスタと、前記各遅延セルに対応して設けられ、前記所望の遅延を生成すべく対応する各セルアクセスポートを遅延線に接続するスイッチとを備え、前記スイッチはイネーブルビットの入力によって作動して前記電荷転送遅延素子を選択されたセルアクセスポートで遅延線に接続することを特徴とする

ビーム形成器。

【請求項25】 請求項13記載のビーム形成器において、前記各サブアレイ共通オフセット遅延素子は、各セルがそのセルに信号を入力するための或いはそのセルから信号を取り出すためのセルアクセスポートを有する複数のオフセット遅延セルと、遅延素子入力部または出力部とを備え、前記各オフセット遅延セルは、遅延線上で前記セルアクセスポートに入力され前記遅延素子出力部から取り出されたか或いは前記遅延素子入力部に入力され前記セルアクセスポートから取り出された遅延すべき信号を有し、前記各オフセット遅延セルは、更に、遅延量選択コマンド信号に従ってセルアクセスポートを選択するセルアクセスポートセクタを有することを特徴とするビーム形成器。

【請求項26】 請求項25記載のビーム形成器において、前記セルアクセスポートセクタは、接続される前記各遅延素子部内の遅延セルと同数のレジスタエレメントを備えるとともに、前記遅延量選択コマンド信号に従って前記所望の遅延に対応する遅延セルにシフトするイネーブルビットを有するシフトレジスタと、前記各遅延セルに対応して設けられ、前記所望の遅延を生成すべく対応する各セルアクセスポートを遅延線に接続するスイッチとを備え、前記スイッチはイネーブルビットの入力によって作動して前記電荷転送遅延素子を選択されたセルアクセスポートで遅延線に接続することを特徴とするビーム形成器。

【請求項27】 送受信素子のアレイと、前記各送受信素子に対応して設けられた電荷転送遅延素子とを備え、波長入のビームを形成するビーム形成器であって、前記送受信素子のアレイを用いて所望のビームプロファイルを生成すべく、前記各送受信素子と処理回路間の信号経路において前記各送受信素子に所望の遅延が施され、前記電荷転送遅延素子に対応する送受信素子に前記信号経路内で前記所望の遅延を与え、前記各電荷転送遅延素子は、各セルがそのセルに信号を入力するための或いはそのセルから信号を取り出すためのセルアクセスポートを有する複数の遅延セルと、遅延素子入力部または出力部とを備え、前記各電荷転送遅延素子は、遅延線上で前記セルアクセスポートに入力され前記遅延素子出力部から取り出されたか或いは前記遅延素子入力部に入力され前記セルアクセスポートから取り出された遅延すべき信号を有し、前記各電荷転送遅延素子は、更に、遅延量選択コマンド信号に従ってセルアクセスポートを選択するセルアクセスポートセクタを有することを特徴とするビーム形成器。

【請求項28】 請求項27記載のビーム形成器において、前記セルアクセスポートセクタは、接続される前記各電荷転送遅延素子の遅延セルと同数のレジスタエレメントを備えるとともに、前記遅延量選択コマンド信号に従って前記所望の遅延に対応する遅延セルにシフトす

るイネーブルビットを有するシフトレジスタと、前記各遅延セルに対応して設けられ、前記所望の遅延を生成すべく対応する各セルアクセスポートを遅延線に接続するスイッチとを備え、前記スイッチはイネーブルビットの入力によって作動して前記電荷転送遅延素子を選択されたセルアクセスポートで遅延線に接続することを特徴とするビーム形成器。

【請求項29】 複数の送受信素子からなるアンテナアレイを形成するステップと、前記各送受信素子に任意のフォーカス遅延とビームを所望の方位角内で走査するための任意のビーム走査遅延を含む所望の遅延が施すことにより作られ、前記アンテナアレイから送信され或いは前記アンテナアレイにより受信される所望のビームプロファイルを定義するステップと、第1の遅延分解能係数 r_1 を有する複数の(N個)の第1の遅延セルにより第1の遅延部分を生成し、前記第1の遅延分解能係数 r_1 とは異なる第2の遅延分解能係数 r_2 を有する複数の(P個)の第2の遅延セルにより遅延分解能インターフェースで前記第1の遅延部分に接続される第2の遅延部分を生成することにより所望のビームプロファイルを形成し、以て前記各送受信素子に割り当てられた所望の遅延を施すべく、前記各送受信素子に接続された電荷転送遅延素子を使用するステップと、前記第1の遅延部分において $n * (\lambda / r_1)$ の第1の総遅延量を達成すべく、前記複数の(N個)の第1の遅延セル即ち前記遅延分解能インターフェースからn個のセルのうち選択された一つのセルに信号を入力するステップと、前記第2の遅延部分において $p * (\lambda / r_2)$ の第2の総遅延量を達成すべく、前記複数の(P個)の第2の遅延セル即ち前記遅延分解能インターフェースからp個のセルのうち選択された一つのセルからの信号を出力するステップとを含む波長 λ のビームを形成するビーム形成方法であって、前記第1および第2の遅延部分を生成するステップのいずれか一方が前記任意のフォーカス遅延とを与えるとともに、他方が前記任意のビーム走査遅延を与えることにより、前記第1および第2の総遅延量から前記電荷転送遅延素子が接続された各送受信素子に対して全体として所望の遅延を形成することを特徴とするビーム形成方法。

【請求項30】 請求項29記載のビーム形成方法であって、更に、前記所望のビームプロファイルを生成すべく前記各送受信素子に対して所望の遅延を選択するステップと、該所望の遅延を生成するのに必要な前記第1および第2の遅延セルそれぞれの個数を決定するステップとを含んでいることを特徴とするビーム形成方法。

【請求項31】 請求項30記載のビーム形成方法であって、更に、前記各送受信素子並びにそれに接続された遅延素子から出力される遅延を施した信号を加算して合成信号にするステップと、該合成信号を出力するステップとを含んでいることを特徴とするビーム形成方法。

【請求項32】 請求項29記載のビーム形成方法にお

いて、前記ビーム走査遅延を生成する遅延素子部は、フォーカス遅延を生成する遅延素子部よりも十分に長い遅延時間を有していることを特徴とするビーム形成方法。

【請求項33】 請求項30記載のビーム形成方法において、前記選択するステップは、前記第1の遅延セルと同数のレジスタエレメントを備えるとともに、前記第1の遅延セルのうち任意のセルを選択すべくシフトされる単一のイネーブルビットを有する第1のシフトレジスタを採用することにより達成されることを特徴とするビーム形成方法。

【請求項34】 請求項33記載のビーム形成方法において、前記選択するステップは、前記第2の遅延セルと同数のレジスタエレメントを備えるとともに、前記第2の遅延セルのうち任意のセルを選択すべくシフトされる単一のイネーブルビットを有する第2のシフトレジスタを採用することにより更に達成されることを特徴とするビーム形成方法。

【請求項35】 a) 各アンテナサブアレイが複数の送受信素子を含み、各送受信素子は、所望のビームプロファイルを生成するに際し、前記各サブアレイの全ての送受信素子に共通の遅延部分と各送受信素子毎の個別の遅延部分とを含む所望の遅延を必要とするとともに、前記共通の遅延部分と個別の遅延部分が全体として前記各送受信素子に対する該所望の遅延を形成するようになされた複数のアンテナサブアレイを形成するステップと、
b) 各送受信素子に対応して設けられた個別遅延素子を提供するステップと、

c) 前記各サブアレイの各送受信素子に対応して設けられた前記各遅延素子の出力が共通の遅延部分に加算された場合において該出力を所望のビームプロファイルに整合させるべく、前記ステップb)で前記個別遅延素子により生成された個別の遅延部分を各送受信素子の信号に加算することにより各送受信素子に対応する遅延された信号を生成するステップと、

d) 遅延されたサブアレイ加算信号を生成すべく、前記各サブアレイの送受信素子からの遅延された信号同士を加算するステップと、

e) 前記各サブアレイの各送受信素子に対する所望の遅延を含むサブアレイ出力を生成すべく、共通の遅延を遅延されたサブアレイ加算信号に加算するステップと、

f) 各サブアレイ出力同士を加算するステップとを含む超音波ビーム形成方法であって、前記ステップe)で加算された前記サブアレイの共通の遅延により、各送受信素子に対して設定される所望の遅延が各個別遅延素子の最大遅延量を越えることを可能にするようになされていることを特徴とする超音波ビーム形成方法。

【請求項36】 請求項35記載の超音波ビーム形成方法において、前記共通の遅延を加算するステップe)によって前記ステップd)で得られた遅延されたサブアレイ加算信号に混入するノイズは、対応する個別の遅延の

遅延容量が前記共通の遅延の遅延容量と同じ場合、該個別の遅延によって前記各個別遅延素子から出力される信号に混入するノイズより少ないことを特徴とする超音波ビーム形成方法。

【請求項37】 請求項35記載の超音波ビーム形成方法において、波長 λ のビームを形成し、前記ステップb)で提供される個別遅延素子は、それに接続されている各送受信素子に対して任意の個別の遅延部分を発生し、前記送受信素子のアレイ全体で所望のビームプロファイルを形成すべく、前記ステップc)で遅延された信号が生成され、前記所望の遅延は前記送受信素子のアレイに焦点を結ばせるための任意のフォーカス遅延とビームを所望の方位角内で走査するための任意のビーム走査遅延からなり、前記ステップc)は、

c1) 第1の遅延素子部において $n * (\lambda / r_1)$ の第1の総遅延量を生成すべく、第1の遅延分解能係数 r_1 を有する前記複数(N個)の第1の遅延セル即ち前記遅延分解能インターフェースからn個のセルのうち選択された一つのセルに信号を入力することにより、第1の遅延分解能係数 r_1 を有する複数(N個)の第1の遅延セルを含む前記第1の遅延素子部により第1の遅延部分を生成するサブステップと、

c2) 前記第1の遅延分解能係数 r_1 とは異なる第2の遅延分解能係数 r_2 を有する複数(P個)の第2の遅延セルを含み遅延分解能インターフェースで前記第1の遅延素子部に接続される第2の遅延素子部により第2の遅延部分を生成し、前記第2の遅延素子部において $p * (\lambda / r_2)$ の第2の総遅延量を生成すべく、第1の遅延分解能係数 r_1 の前記複数(P個)の第2の遅延セル即ち前記遅延分解能インターフェースからp個のセルのうち選択された一つのセルからの信号を出力するサブステップと、

c3) 前記各送受信素子からの信号に対して前記任意の個別の遅延部分を生成すべく、前記第1の遅延部分と第2の遅延部分とを合成するサブステップとを含み、それぞれ前記第1および第2の遅延部分を生成するステップc1)およびc2)のいずれか一方が前記任意のフォーカス遅延とを与えるとともに、他方が前記任意のビーム走査遅延を与えることにより、各電荷転送遅延素子が接続された各送受信素子に対して全体として前記任意の個別の遅延部分を形成し、該任意の個別の遅延部分はサブアレイ共通オフセット遅延素子により生成される前記共通の遅延部分に加算された場合に各送受信素子に対する所望の遅延を生成することを特徴とするビーム形成方法。

【請求項38】 請求項36記載のビーム形成方法であって、更に、

f) 前記所望のビームプロファイルを生成すべく前記各送受信素子に対して所望の遅延を選択し、該所望の遅延を得るのに必要な前記第1および第2の遅延セルそれぞれの個数を決定するステップと、

g) 前記各遅延素子において前記第1の遅延セルのうち選択された一つのセルの入力ポートに信号を入力するステップと、

h) 前記各遅延素子において前記第2の遅延のうち選択された一つのセルからの遅延を施した信号を出力ポートから出力するステップとを含んでいることを特徴とするビーム形成方法。

【請求項39】 請求項36記載のビーム形成方法において、前記各サブアレイのステップe)で加算される前記共通の遅延は、前記複数のアレイのうち直前のアレイの全送受信素子の最大の所望の遅延に等しいことを特徴とするビーム形成方法。

【請求項40】 請求項36記載のビーム形成方法であって、更に、前記複数の第1の遅延セルと前記複数の第2の遅延セル間でサンプリングレートを変更するステップとを含んでいることを特徴とするビーム形成方法。

【請求項41】 請求項36記載のビーム形成方法において、ステップc1)でビームのフォーカス処理がなされ、ステップc2)でビームの走査がなされることを特徴とするビーム形成方法。

【請求項42】 送受信素子のアレイと、前記各送受信素子により捕捉される信号に対し所望の遅延を与える電荷転送遅延素子器とを備え、波長 λ の受波ビームを形成する受波ビーム形成器であって、前記送受信素子のアレイを用いて所望の受波ビームプロファイルを生成すべく前記各送受信素子により捕捉される信号に所望の遅延が施され、前記所望の遅延は前記送受信素子のアレイに所望の焦点距離に焦点を結ばせるための任意のフォーカス遅延とビームを所望の方位角内で走査するための任意のビーム走査遅延からなり、前記各電荷転送遅延素子器は、第1の遅延分解能係数 r_1 を有する複数(N個)の第1の遅延セルからなる第1の遅延素子部と、遅延分解能インターフェースで前記第1の遅延素子部に接続され前記第1の遅延分解能係数 r_1 とは異なる第2の遅延分解能係数 r_2 を有する複数(P個)の第2の遅延セルからなる第2の遅延素子部と、前記第1の遅延素子部において $n * (\lambda / r_1)$ の第1の総遅延量を生成すべく、前記複数(N個)の第1の遅延セル即ち前記遅延分解能インターフェースからn個のセルのうち選択された一つのセルに対応する送受信素子により捕捉された信号を入力するための入力ポートと、前記第2の遅延素子部において $p * (\lambda / r_2)$ の第2の総遅延量を生成すべく、前記複数(P個)の第2の遅延セル即ち前記遅延分解能インターフェースからp個のセルのうち選択された一つのセルからの信号を出力するための出力ポートと、複数の前記送受信素子にそれぞれ対応する複数の前記第2の遅延素子部の出力信号を合成する信号合成手段とを有しており、前記第1および第2の遅延素子部のいずれか一方が前記任意のフォーカス遅延を与えるとともに、他方が前記任意のビーム走査遅延を与えることにより、前記

電荷転送遅延素子が接続された各送受信素子に対して全体として所望の遅延を形成することを特徴とする受波ビーム形成器。

【請求項43】 送信信号を発生する信号発生器と、送受信素子のアレイと、前記各送受信素子に対応して設けられ前記各送受信素子に供給する送信信号に対し所望の遅延を与える電荷転送遅延素子器とを備え、波長 λ のビームを形成する送波ビーム形成器であって、前記送受信素子のアレイを用いて所望の送波ビームプロファイルを生成すべく前記信号発生器から送出され前記各送受信素子に入力される信号に所望の遅延が施され、前記所望の遅延は前記送受信素子のアレイに所望の焦点距離に焦点を結ばせるための任意のフォーカス遅延とビームを所望の方位角内で走査するための任意のビーム走査遅延からなり、前記各電荷転送遅延素子器は、第1の遅延分解能係数 r_1 を有する複数(N個)の第1の遅延セルからなる第1の遅延素子部と、遅延分解能インターフェースで前記第1の遅延素子部に接続され前記第1の遅延分解能係数 r_1 とは異なる第2の遅延分解能係数 r_2 を有する複数(P個)の第2の遅延セルからなる第2の遅延素子部と、前記第1の遅延素子部において $n * (\lambda / r_1)$ の第1の総遅延量を生成すべく、前記複数(N個)の第1の遅延セル即ち前記遅延分解能インターフェースからn個のセルのうち選択された一つのセルに前記信号発生器から送出される信号を入力するための入力ポートと、前記第2の遅延素子部において $p * (\lambda / r_2)$ の第2の総遅延量を生成すべく、前記複数(P個)の第2の遅延セル即ち前記遅延分解能インターフェースからp個のセルのうち選択された一つのセルからの信号を出力するための出力ポートとを有しており、複数の前記第2の遅延素子部からの出力信号を対応する複数の前記送受信素子へ供給するもので、前記第1および第2の遅延素子部のいずれか一方が前記任意のフォーカス遅延を与えると同時に、他方が前記任意のビーム走査遅延を与えることにより、前記電荷転送遅延素子が接続された各送受信素子に対して全体として所望の遅延を形成することを特徴とする送波ビーム形成器。

【請求項44】 送受信素子のアレイと、前記各送受信素子に対応して設けられ前記各送受信素子に供給する信号に対し又は前記各送受信素子により捕捉される信号に対し所望の遅延を与える電荷転送遅延素子器とを備え、波長 λ のビームを形成するビーム形成器であって、前記送受信素子のアレイを用いて所望のビームプロファイルを生成すべく前記各送受信素子に入力される信号に所望の遅延が施され、前記所望の遅延は前記送受信素子のアレイに送信又は受信の際に所望の焦点距離に焦点を結ばせるための任意のフォーカス遅延とビームを所望の方位角内で走査するための任意のビーム走査遅延からなり、前記各電荷転送遅延素子器は、第1の遅延分解能係数 r_1 を有する複数(P個)の第1の遅延セルからなる第1

の遅延素子部と、前記第1の遅延分解能係数 r_1 とは異なる第2の遅延分解能係数 r_2 を有する複数(N個)の第2の遅延セルからなる第2の遅延素子部と、前記第1の遅延素子部と第2の遅延素子部とを接続する遅延分解能インターフェースと、前記第1の遅延素子部において $p * (\lambda / r_1)$ の第1の総遅延量を生成すべく、前記複数(P個)の第1の遅延セル即ち前記遅延分解能インターフェースからp個のセルに信号を入力するための入力ポートと、前記入力ポートからp個のセルのうち選択された一つのセルからの信号を出力し前記遅延分解能インターフェースへ供給するための出力ポートとを有しており、前記第2の遅延素子部において $n * (\lambda / r_2)$ の第2の総遅延量を生成すべく、前記複数(N個)の第2の遅延セル即ち前記遅延分解能インターフェースからn個のセルのうち選択された一つのセルに信号を入力するための入力ポートと、前記遅延分解能インターフェースからn個のセルから信号を出力する出力ポートとを有しており、前記第1および第2の遅延素子部のいずれか一方が前記任意のフォーカス遅延を与えると同時に、他方が前記任意のビーム走査遅延を与えることにより、前記電荷転送遅延素子が接続された各送受信素子に対して全体として所望の遅延を形成することを特徴とするビーム形成器。

【請求項45】 請求項1又は請求項44に記載のビーム形成器を具備したことを特徴とする超音波診断装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、多数のアンテナエレメント(信号送受信素子)からなるアンテナアレイに供給され又は該アンテナアレイにより受信される、例えば、超音波信号等の送受信のいずれかの信号の若しくは送受信両方の信号の処理方法およびそのような処理を行う装置に関する。

【0002】具体的には、本発明は、それぞれのアンテナエレメントに付随する2段電荷転送遅延線を用いてアンテナアレイの構成エレメント毎に遅延を行うことにより受信した信号を位相整合させ加算するとともに、所望の点に焦点を結ぶための信号を生成する上で要求される遅延処理に関する。

【0003】以下、本発明を超音波信号を体内に送信し反射されたエコー信号を受信して表示する超音波診断装置に実施した場合につき説明する。

【0004】

【従来の技術】超音波画像形成においては、通常、超音波信号の送信と受信の両方を行う複数の画像形成エレメントからなる超音波振動子アレイが用いられる。一般的に、超音波パルス信号を超音波振動子アレイから発射し、所望の経路上に焦点を合わせる。そして、該経路上の物標から得られる反射エネルギーを観測することにより、同物標の像を識別する。現状においては、振動子ア

レイから得られた信号を処理して高分解能を達成しようとする場合、同アレイの各超音波振動子エレメントが受信した物標からの超音波反射波の反射エネルギーが加算されて一つの反射信号になるように、該超音波反射波を位相整合させて加算する必要がある。

【0005】超音波振動子エレメントからなるアレイで作られるパルス波の焦点を物標近傍に合わせることで、分解能を更に高めることが可能であり、コヒーレントなパルス波の物標に対するフォーカスが正確になると、それに応じて物標の画像形成精度が高くなる。

【0006】正確且つ位相整合的に各振動子エレメントから受けた超音波反射波を加算するため、あるいは送出するビームの焦点を合わせるためには、各エレメントから送出される信号又は各エレメントへ供給する信号を所定量だけ遅延させなければならない。この遅延の精度が超音波画像形成システムの加算処理の精度並びに分解可能な最小の大きさに影響することになる。各画像形成エレメントが受信した反射波を正確に遅延させるには、それぞれの画像形成エレメントに、多数の遅延エレメントからなる遅延線を備えていなければならない。正確な遅延は、送信においても有効であるが、それは、アンテナエレメント毎の遅延がより正確になると、その分所望の焦点におけるビームのフォーカス状態が良くなるからである。

【0007】コヒーレントなパルス波を正確に発生するには、多数のアンテナアレイエレメントのそれぞれがパルス波を発生し、全体として、所望の波形を有するコヒーレントなパルス波が形成されるようにしなければならない。ある探査エリアの画像形成を行う場合、その探査エリアをコヒーレントなパルス波で走査しなければならない。各遅延エレメントが所定の分解能を有するとともに、必要な遅延を行うのに十分な数の遅延エレメントを備えていなければならない。このため、要求される分解能が高ければ高いほど、ある遅延を得るのに必要とされる遅延エレメントの数が大きくなる。また、遅延エレメントの個数が大きければ大きいほど遅延線路内での転送の回数が多くなるため、信号の損失が大きくなる。

【0008】デジタル領域では信号は数値化されており、入力信号に対応したデジタルデータが、読出しクロックおよび書込みクロックを用いる入出力ポートを有する半導体RAM(Random Access Memory)に格納される。発生させる遅延は、読出しクロックと書込みクロックの発生タイミングのずれ量と同じである。発生させる遅延は、精密なクロックを用いて制御することができる。

【0009】アナログ領域では複数のタップを有するアナログ遅延線に信号を入力することができる。この遅延線は、インダクタ(L)とコンデンサ(C)からなる幾つかの縦続接続された回路部を含む構成とすることができる。遅延は、複数のタップのうちいずれか一つのタッ

プからの信号を選択することによって行われる。信号は、音響材に供給することができるが、音響材中を伝搬する内部音波(Bulk Acoustic Wave: BAW)または表面音波(Surface Acoustic Wave: SAW)のいずれの場合でも、音波の伝搬は速度が低下する。

【0010】縦続接続された記憶セルを有する電荷結合素子(CCD)を遅延線として利用することも可能である。この場合、信号を等価な電流(電荷)に変換してCCDのチャンネルに供給することができ、供給された入力電荷は、該チャンネル中を電荷転送クロックに応じた速度で伝送される。そして、転送クロックレートまたは信号を選択するタップを変更することにより、遅延量を変化させることができる。アナログ遅延法で動作させる場合、信号を選択したタップから入力するとともに、信号出力の最後の部分を遅延線の終端から入力するようにすればよい。

【0011】アナログ遅延の別の方法として、信号を遅延線の先頭に入力して選択したタップから出力する方法がある。発生させる遅延の精度は、全遅延量並びにタップの遅延増加ピッチおよび精度の関数である。

【0012】なお、CCDセルの場合は、例外として上記の関係が当てはまらず、遅延精度は、転送クロックの精度および記憶セルの個数によって決まる。遅延処理におけるCCDラインの利用は一般に知られており、例えば、Menig著「超音波画像形成システムにおけるCCDの特性および応用」MIT論文、1976年5月、5~17、23~29、32頁に開示されている。

【0013】従来の各種遅延方式は、いずれもその固有の欠点を持っている。特に問題になるのは、従来の遅延方式により細かな遅延時間設定が可能ではあるものの、十分な遅延を行うには余りにも多くの遅延エレメントが必要になる点である。遅延エレメントの数が増えるということは、遅延エレメント間の転送回数が多くなることを意味し、このため信号強度が低下し、S/N比の低下を招くことになる。従って、より正確な遅延と信号損失の低減を可能にする遅延方式並びに遅延装置が必要とされている。

【0014】

【発明が解決しようとする課題】そこで、本発明の目的の一つは、信号に対する改善された有効ダイナミックレンジを備えた超音波の送受信のための方法と装置を提供することにある。本発明の他の目的は、反射波の到着時間差を正確に補正し、それにより入力される反射波を正確に位相整合させて加算することのできる超音波の送受信のための方法と装置を提供することにある。

【0015】本発明の更に他の目的は、各超音波振動子エレメントに供給される送信パルス信号又は各超音波振動子エレメントにより捕捉される信号を正確に遅延させることにより、送信又は受信される超音波パルス信号を所望の点に正確に焦点を結ばせることのできる超音波

の送受信のための方法と装置を提供することにある。

【0016】本発明の更に他の目的は、高分解能画像を正確に繰返し形成するための方法と装置を提供することにある。本発明の更に他の目的は、遅延を施した信号に混入するノイズ量の低減を図りつつ上記目的を達成することにある。

【0017】

【発明の概要】本発明の上記並びにその他の目的と特徴は後述の詳細な説明において詳しく述べるが、本発明では複数の電荷転送遅延素子を用いてアンテナアレイの各アンテナエレメントにより送受信される信号の遅延処理を行っている。各遅延素子は縦続接続されたフォーカス遅延セルとビーム走査遅延セルを備えており、それぞれ任意の入力タップと任意の出力タップを選択することによりアクセスされる。

【0018】このような二重選択方式により、各遅延素子の両端部間で遅延エレメントの分解能に差を持たせることができ、それにより、第1の分解能を有する一組の遅延エレメントに第2の分解能を有する別の一組の遅延エレメントを連結することが可能になる。それらの分解能に差があると、比較的低分解能の遅延エレメントをビーム走査用に使用し大きな遅延量を得、正確な遅延を得るために比較的高分解能の遅延エレメントをフォーカス処理により使用できるという効果が得られる。更に、そのような分解能の異なる遅延エレメントを用いることに伴う不都合も解消される。特に、低分解能の遅延エレメントがもたらす低分解能特性そのものが補償され、また、遅延エレメント数の増大や、高分解能の遅延エレメントを使用することに起因する信号の損失も防止できる。

【0019】本発明の重要な特徴として、個々のアンテナエレメントに接続された遅延素子の微調整用および粗調整用の各遅延エレメントの遅延量を別々に且つ動的に選択でき、それにより動作中に各遅延量を制御できる。例えば、本発明の応用例として、超音波パルスの送信後の受信期間中にアレイのフォーカスを動的に変化させるといったことが考えられる。

【0020】パルスの送信直後に受信される反射は近接物標からの反射であり、後から受信される反射はより遠方の物標からの反射であるため、パルスの送信直後には中央部のアンテナエレメントにより受信された反射エネルギーをより長く遅延し、その後はアレイの所望の焦点がアンテナから遠ざかるのに合わせて中央部のアンテナエレメントの遅延量を徐々に減少させるようにして、アレイの焦点距離をダイナミックに増加させることが望ましい。端部においても同様である。

【0021】この動的遅延調整を容易にするため、組み合わされた微調整用および粗調整用遅延素子の入力タップと出力タップをコントロールラブルシフトレジスタを用いて選択することにより、アンテナエレメントに接続さ

れた微調整用および粗調整用の各遅延エレメントが制御される。

【0022】本発明によると、アンテナの焦点を柔軟に調節して反射の距離に応じて反射エコーを位相整合的に合成するため、高分解能の遅延エレメントを送信時にユーザー選択可能で、受信時に動的に制御できることが好ましい。低分解能の遅延エレメントにより得られる遅延は、個々のスキャンラインに対しては固定されており、描画エリアでビームを走査させるためスキャンライン間で変化させることが好ましい。

【0023】本発明の他の特徴によると、個々のアンテナエレメントとそれらに接続された遅延素子で複数のサブアレイを構成し、該複数のサブアレイを組み合わせることにより大型の合成アレイを構成することができる。アレイ全体が各アンテナエレメントに接続された遅延素子で得られるよりも大きな遅延量を必要とする場合、アンテナアレイを複数のサブアレイに分割し、必要に応じてサブアレイの出力を均等に遅延させるよう各サブアレイにオフセット遅延を施しても良い。

【0024】オフセット遅延は各サブアレイの個々のアンテナエレメントの出力を位相整合的に加算して得られた合成出力に加算されるため、各アンテナエレメントに接続された遅延素子の合計遅延量がサブアレイ内の最大遅延差に等しいということだけが必要である。残りのいかなる遅延であっても各サブアレイに対して施されるオフセット遅延により与えることができる。サブアレイの各画像形成エレメントの位相整合的に加算して得られた合成信号は各遅延素子の出力より振幅が比較的大きいため、位相整合的に加算して得られたサブアレイ出力のノイズに起因する相対的劣化が低減される。合成アレイの焦点が曲がる場合、各サブアレイの各チャンネルの出力を必要に応じ異なる時間だけ遅延させることにより、アンテナアレイ全体で所望のビームプロファイルを得ることができる。

【0025】本発明の主たる応用分野は超音波画像形成であるが、どのような周波数で動作させるとしても、それに合わせてアレイエレメントを設計することは可能である。アンテナアレイは本発明の主旨に基づく遅延がなされるリニア型、凸型、凹型のいずれであってもよく、必要であればM×N個のアンテナエレメントからなる二次元アレイであってもよい。

【0026】なお、後述する詳細な説明と実施例は発明の好ましい実施の態様を例示するものであるが、実施に当たっては、本発明の主旨の範囲内で様々な変更が可能であり、習熟者にとってかかる変更は当該技術分野の以下の詳細な説明から自ずから明らかになる。

【0027】本発明は、後述する詳細な説明と添付図面とを参照することにより、一層明瞭になるであろう。なお、これらの図面は単に発明の実施態様を例示するものであり、本発明を限定するものではない。

【0028】

【発明の実態の形態】本発明は、配列エレメント型超音波アレイアンテナ並びに、各アンテナアレイエレメントに接続され、送信ビームの走査とフォーカスを行うとともに各アンテナエレメントで受信した反射信号を位相整合させて加算するのに必要な遅延を行う遅延装置に関する。特に本発明は、信号損失の顕著な増大やアレイエレメント数の大幅な増大を招くことなく十分な遅延量を確保しつつ、遅延の分解能を改善することにより、分解能を改善することに主眼を置いている。

【0029】前述したように従来の遅延方式では、入力タップと出力タップのいずれかが選択され、使用される遅延エレメントの分解能に応じて設定されたレベルの遅延量を得ていた。本発明の一実施例によると、入力タップと出力タップの両方を制御可能に選択することにより、複数の遅延エレメントで構成される少なくとも二つの制御可能な遅延部を有するチャンネルが得られる。これらの遅延部は、それぞれ異なる個数の遅延エレメントを含んでいてもよく、遅延エレメント毎に分解能が違っていてもよい。

【0030】本発明によると、ビームフォーカス処理には比較的高分解能の遅延エレメントを用い、必要なフォーカスのための遅延を行うのに十分な個数の遅延エレメントを採用することが望ましい。超音波システムの分解能は正確なフォーカス処理に依存し、従って、動的ビームフォーカスの改善によりセンシングシステムの分解能は向上する。任意の方位角内でのビーム走査には、比較的低分解能の遅延エレメントのアセンブリを使用する。これらのエレメントの分解能は、隣接するスキャンライン間の角度によって決まる。スキャンラインは、装置設計で選択可能な一定の間隔であることが望ましいことから、各ビーム走査セルの分解能は、所望のスキャンライン間隔に応じて選択される。上記構成によって、低分解能の遅延エレメントはスキャンラインを順次切り替えることになる。

【0031】必要であれば、走査のための各遅延エレメントの遅延量を、アレイの両端部における遅延量が大きくなり、アレイの中央部における遅延量が相対的に小さくなるように、アレイ面全体に変化させてもよい。

【0032】図1に概略を示すように、標準的な個数の比較的低分解能の遅延エレメントに少ない個数の高分解能遅延エレメントを組み合わせたチャンネル構成によれば、遅延エレメントの個数や信号損失をそれほど増加させることなく、該チャンネルからより正確な遅延処理を施された出力を得ることができる。

【0033】一組の遅延エレメントによりビーム走査を行い、別の一組の遅延エレメントによりビームフォーカス処理を行うようにすると、両者を組み合わせた遅延を別々に計算する必要がないため、遅延の発生が著しく簡単になる。

【0034】本発明の他の実施例によると、図1に示すように、アンテナエレメントからなる2個以上のサブアレイとそれに接続された遅延エレメントを組み合わせることで大型のアレイを構成することができる。大型アレイにおいて単一のアレイで得られるよりも大きな遅延が要求される場合、遅延エレメントのアレイを複数のサブアレイに分割してもよく、各サブアレイの出力を均等に遅延させるため各アンテナエレメントに所望の遅延を与えるのに必要なオフセット遅延を各サブアレイに含めてもよい。

【0035】エレメントアレイの構造図1に示す実施例では、一例としてのアンテナエレメント8とそれに付属する遅延エレメントが例示されている。アンテナアレイ全体が複数のアンテナエレメント8から構成されており、該アンテナエレメント8は各チャンネルに1個ずつ割り当てられ、それぞれに遅延エレメントが接続されている。なお、チャンネル数はM個で、それらをチャンネルCH1～CHMと呼ぶ。これらのチャンネルCH1～CHMは、それぞれ入力ライン16から入力される入力信号を受け取り、出力ライン18に出力信号を送出する。

【0036】各チャンネルにおいて入力信号 I_{in} は、複数(N個)の縦続接続された第1のCCDセル、即ち、遅延エレメントA1～ANで構成される第1遅延部、即ち、フォーカス用遅延部10で受信される。入力信号は、セルA1～ANから選ばれた1個のセルAxに入力される。

【0037】第1遅延部10の構造と動作を図5(a)～図6を参照して以下詳細に説明する。第1遅延部10の動作は、ライン24から入力されるシフトインネブル信号S、ライン26から入力される第1のシフトクロック信号CK1およびライン27から入力される第1のサンプリングクロック信号CK2により制御される。第1遅延部10の最後尾のエレメントANは、デシメーションフィルタ11に出力を送出する。

【0038】デシメーションフィルタ11の後段には、複数(P個)の第2のCCDセル、即ち、遅延エレメントB1～BPで構成される第2遅延部12が接続されている。デシメーションフィルタ11は、第1遅延部10の最後尾のエレメントANからの信号を第2遅延部12の先頭のエレメントB1に供給する。そして、セルB1～BPから選択された1個のセルBxが出力信号 I_{out} を出力ライン18に送出する。

【0039】次に、第2遅延部、即ち、ビーム走査用遅延部12の構造と動作を図7を参照して以下詳細に説明する。第2遅延部12の動作は、ライン28から入力される第2のサンプリングクロック信号CK3およびライン30から入力される第2のシフトクロック信号CK4により制御される。

【0040】図1に示す具体例では、第2遅延部12の

第2のサンプリングクロック信号CK3で定まるサンプリングレートは、第1遅延部10の第1のサンプリングクロック信号CK2で定まるサンプリングレートよりも遅くなっている。デシメーションフィルタ11は、2つの遅延部10、12を接続するとともに信号のサンプリングレートを第1遅延部10から第2遅延部12の方向に低下させるが、これは従来技術による。なお、デシメーションフィルタ11は、第1遅延部10の4個の第1のサンプリングクロック信号CK2毎に出力信号を第2遅延部12へ出力する如く、信号の間引きを行っている。このデシメーションフィルタ11の代わりに積分器を用いて第1遅延部10の4個の第1のサンプリングクロック信号CK2でサンプリングされた信号を積分し得られる信号を第2遅延部12へ出力しても良い。

【0041】電荷加算データバス14は、各チャンネルCH1～CHMからそれぞれの出力ライン18を経て送出される出力信号Ioutを受けてそれらの信号を加算する。そして、電荷加算データバス14の出力はエレメントアレイ出力ライン20を経由して送出される。

【0042】エレメントアレイの動作

第1のCCDセル、即ち、フォーカスセルA1～ANが第2のCCDセル、即ち、ビーム走査セルB1～BPより高い分解能を有している場合、第1遅延部10は、第2遅延部12で得られる主遅延量に対して付加的なフォーカス遅延を与えることになる。必ずしも必要ではないが、第1および第2のCCD遅延部10、12の時間分解能をそれぞれn、pとすると、 $p \cdot P > n \cdot N$ および $p > n$ の関係になっていることが効果的である。具体的な一例を挙げると、 $p = 1 / (4F0)$ および $n = 1 / (16F0)$ の関係になっている。一般的には、 $n \cdot N = 8T$ 、 $p \cdot P = 64T$ である。但し、 $T = 1 / F0$ 。

【0043】図1に示すサブアレイの分解能は、第2のCCDセル、即ち、ビーム走査セルB1～BPにより得られる分解能ではなく、実質的に第1のCCDセル、即ち、フォーカスセルA1～ANの分解能になる。第1および第2のCCDセル間のこのような関係により、第1のCCDセルA1～ANがビームフォーカスを行い、第2のCCDセルB1～BPがビーム走査、即ち、法線22からの角変位走査を行うことになる。

【0044】各遅延部10、12が受け持つ異なった機能を図2(a)および図2(b)に示す。図2(a)は、多数のスキャンライン6に対して粗調整用の第2遅延部12が行うビーム走査を示している。他方第1遅延部10は、走査されたビーム6の法線9を中心とするビームの焦点調整を行い、その結果、図2(b)に示すようにビーム8が得られる。

【0045】全てのチャンネルCH1～CHMは同じように動作し、同様の遅延部構成を備えている。但し、第1遅延部10に入力される信号は、各チャンネルCH1～CHMで個別に制御するようになっており、このた

め、CH1の入力ポイントは、CH2またはそれ以外のチャンネルのそれとは別であってもよい。一般的に、任意のスキャンラインについて第2遅延部12から得られる信号は、全てのチャンネルCH1～CHMで同じである。

【0046】言い換えれば、第1遅延部10における遅延量は、スキャンラインの受信または送信時間中にコントロールレジスタを指定したセル数だけ左方向または右方向にシフトすることにより、信号の受信中あるいは送信中に動的に増減することができるものの、通常は第2遅延部12におけるビーム走査のための遅延量は、一つのスキャンライン内で固定する。変化させることも可能である。

【0047】第1遅延部（フォーカス用遅延部）の動作好ましくは微調整を含む動的フォーカス遅延機能を備えた第1遅延部10の詳細な実施の形態を図5(a)に示す。図5(a)は、複数(N個)の第1のシフトレジスタエレメントR1～RNからなる第1のシフトレジスタ17と、同数(N個)の第1のスイッチS1～SNを含んでいる。

【0048】なお、第1のスイッチS1～SNは、第1のシフトレジスタエレメントR1～RNとそれに付随する第1のCCDセルA1～ANの間にそれぞれ配置されている。第1のシフトレジスタ17の出力は、ライン24から入力される第1のシフト信号Sとライン26から入力される第1のシフトクロック信号CK1により制御される。第1のシフトレジスタ17は、任意のスイッチSXを作動させるために該スイッチSXに論理値“1”を出力するのに適したものであれば、どのようなタイプのレジスタであってもよい。

【0049】各チャンネルCH1～CHMへの入力信号Iinは、入力ライン16を通じて第1のスイッチS1～SNに入力される。第1のスイッチS1～SNは、適当なものであればどのような構造のものであってもよく、第1のシフトレジスタエレメントR1～RNにより制御可能な半導体スイッチ等、当該技術分野に関わっている者に一般的に知られているものを採用することができる。

【0050】第1のスイッチS1～SNは信号SとCK1の入力により作動し、入力信号Iinを複数の第1のCCDセルA1～ANのうち対応する1個のセルAxに送出する。このようにして第1遅延部10の入力ポイント、即ち、入力タップが、またそれにより遅延量が設定される。

【0051】第1遅延部、即ち、微調整用遅延部10の入力セルAxは、第1のシフトレジスタ17の内容により指定される。例えば、パターン[00010000...0]は、4番目のセルAx=A4を指定することを意味する。これと異なる遅延量が必要な場合、論理値“1”を適当なポジション数だけシフトさせる。

【0052】パターンは、第1のシフトクロック信号CK1およびシフトイネーブル信号Sからの信号により、左右いずれへもシフトできる。一般的に、このように遅延量を変更するのは、例えば図5(b)から分かるように、論理値“1”を適当なポジション数だけ右方向にシフトさせてより遠距離に動的フォーカスを行う場合で、遅延量が小さな値になるよう設定される。このようなシフト操作を図5(b)に示すが、第1のシフトクロック信号CK1が探査媒体中の音波伝搬速度に同期したとき、第1のシフトクロック信号CK1が第1のシフトレジスタエレメントR1～RN内の元の信号を1セル分だけ右方向にシフトさせることで、連続的なフォーカスが得られる。

【0053】図6において、シフトイネーブル信号Sの波形を上、それに対応する遅延量を下に示す。最初の3個の信号Sは図5(a)の構成に対応し、後ろの3個の信号Sは図5(b)の構成に対応している。入力信号Iinは、一端セルAxに入力されると、ライン27から入力されるクロック信号CK2に従って最後尾のセルANまで移動していく。

【0054】各チャンネルCH1～CHMの微調整用、即ち、フォーカス用遅延部10の縦続接続された第1のCCDセルA1～ANの分解能を $\lambda/r1$ とすると、各チャンネルCH1～CHMの最大可変遅延量Dmaxは次式で与えられる。

$$【0055】D_{max} = N \times \lambda / r1 \quad (1)$$

但し、 λ は入力信号波長、 $r1$ は第1のCCDセルの分解能係数である。入力信号（信号電圧の振幅に比例する電荷または電流）は、N個の第1のCCDセルA1～ANの内どのセルからでも注入することができる。出力は最後尾のセルANから取り出され、デシメーションフィルタ11を経由して第2遅延部12に供給される。

【0056】入力信号Iinは、第1のサンプリングクロック信号CK2に従って、第1のCCDセルA1～ANの内いずれかのセルAxから入って最後尾のセルANへ供給される。出力は、AN-Ax回のサンプリングクロックサイクル後にN番目（最後尾）のセルANに現れる。なお、Axは指定された最初のセルの位置を示している。セルAxが入力ポイントであるとする、信号がセルANに現れるまでのフォーカス遅延量Dfは次のようになる。

$$【0057】Df = (AN - Ax) \times \lambda / r1 \quad (2)$$

このように $\lambda/r1$ ステップで適当なセルAxを選択することにより、必要なフォーカス遅延量を得ることができる。

【0058】第2遅延部（ビーム走査用遅延部）の動作第2遅延部、即ち、ビーム走査用遅延部12の詳細な実施の形態を図7に示す。第2遅延部12の各構成要素は、第1遅延部10のそれに類似している。第2遅延部

12においては、入力信号Iinを指定したセルに入力する代わりに、第2のCCDセルB1～BPの一つのセルから出力信号を選択するようにしている。第2遅延部12は、第1遅延部10とは違ってシフトイネーブル信号を使用しない。

【0059】図7は、複数（P個）の第2のシフトレジスタエレメントR1～RPからなる第2のシフトレジスタ19と、同数（N個）の第2のスイッチS1～SPを含んでいる。第1のシフトレジスタエレメントR1～RNとは異なり、第2のシフトレジスタエレメントR1～RPの遅延量は、一つのスキャンライン内で動的に変更されることはない。

【0060】言い換えれば、第2遅延部、即ち、粗調整用遅延部12から選択されたセルBxは、個々のスキャンライン内では固定され、異なるスキャンライン間において変更されることが好ましい。第2のCCDセルB1～BPの指定されたセルBxの出力が第2のスイッチS1～SPによって選択される。デシメーションフィルタ11からの信号は、ライン28から入力される第2のサンプリングクロック信号CK3に従って、第2のCCDセルB1から指定されたセルBxまで移動していく。指定されたセルBxからの出力は、続いて出力ライン18に送出される。

【0061】第2のスイッチS1～SPはライン30から入力される第2のシフトクロック信号CK4により作動し、指定されたセルBxからの出力を出力ライン18に送出する。このようにして出力ポイント、即ち、出力タップが設定される。

【0062】第2遅延部12の出力ポイントBxは、第2のシフトレジスタ19の内容により指定される。例えば、パターン[0001000...0]は、図7に示すように4番目のセルBx=B4を指定することを意味する。

【0063】 $r2$ を第2のCCDセルの分解能係数とすると、信号が出力ポイントBxに現れるまでの走査遅延量Dsは次式のようなになる。

$$【0064】Ds = (BN - Bx) \times \lambda / r2 \quad (3)$$

このように $\lambda/r2$ ステップで適当なセルBxを選択することにより、望ましいビーム走査遅延量を得ることができる。

【0065】エレメントアレイの構成例

図1に示す構成の一例として、エレメントアレイは32チャンネル（M=32）で構成される。また、各チャンネルの第1遅延部10は、128個の縦続接続されたCCDセル（N=128）からなり、各セルは $\lambda/16$ の分解能を具備している。従って式（1）から、各チャンネルは8 λ の最大可変遅延量を有している。一例としてセルA4が入力ポイントのとき、信号が最後尾のセルA128に現れるまでの遅延量は、式（2）により7.7

5λになる。これと異なる遅延量が必要な場合、論理値“1”をλ/16ステップで計算した適当なポジション数だけシフトさせる。

【0066】各チャンネルの第2遅延部12は、一例として256個のCCDセル(P=256)で構成され、各セルはλ/4の分解能を備えている。従って第2遅延部12は、第1遅延部10による8λのフォーカス遅延に加えて最大64λの走査遅延量を与える。

【0067】チャンネル数M=32とすると、エレメントアレイのCCDセルの総数は13,000個未満になり、これを単一のモノリシック素子として集積化することは容易である。

【0068】図3(a)～図4(b)から分かるように、画像形成若しくは検出にMチャンネル以上のチャンネル数が必要な場合、複数(J個)のMチャンネルエレメントアレイを組み合わせてサブアレイSA1～SAJを構成することができる。これらのサブアレイSA1～SAJは、組み合わせられることにより大型アレイ式ビーム形成器を形成する。

【0069】図3(a)および図3(b)を参照して、アレイ中心軸22に焦点法線を有するアレイにおいては、中央部のサブアレイの遅延量が最も大きく、端部のサブアレイの遅延量が最も小さくなっていなければならない。焦点距離fと開口長さLが等しく(即ち、L=SA1+SA2+SA3+...+SAJ、あるいは更に各サブアレイのチャンネル数Mが共通でL=JMのとき)fナンバーが1になる場合、最大可変遅延量Dmaxは次式により与えられる。

$$【0070】D_{max}=0.118 \times L \quad (4)$$

また、式(1)より、DmaxはNλ/rに等しい。従って、第1遅延部10の遅延を次式で与えられる最大開口長さLmaxまで利用することができ、それにより図4(a)に示すように、fナンバー1から無限大まで焦点を合わせることができる。

【0071】

$$L_{max}=(N/0.118) \times (\lambda/r) \quad (5)$$

そこで、それぞれの電荷加算データバス14の出力同士を単純に物理的に接続することにより組み合わせることのできるサブアレイの最大個数Jmax(Jmaxは自然数)は、次式により与えられる。

【0072】

$$J_{max}=[L_{max}/(M \cdot d)] \quad (6)$$

なお、[Lmax/(M・d)]はLmax/(M・d)を越えない最大整数値を意味し、dはエレメント間の間隔である。

【0073】図3(a)～図4(a)は、図1に示すサブアレイJ個を接続してM×Jチャンネルからなる合成アレイを構成するための配列を示している。チャンネル間の間隔がd=0.5λあるとすると、この条件と式(4)から中央のサブアレイの最大遅延量は0.12×Jmdと

なる。この最大遅延量が各チャンネルが与える総遅延量N(λ/r)より小さければ、同遅延量を何等のオフセット処理を要することなくJ個のサブアレイによって得ることが可能である。

【0074】図3(a)～図4(a)に示す例では、図1に示すサブアレイ4個(J=4)が接続されて、全体で128チャンネルのアレイが構成されている。式(4)から、エレメント間の間隔が0.5λの場合、最大遅延量は0.12×128×0.5λ=7.68λとなる。式(5)から、第1遅延部10の遅延量8λで最大67λの開口を達成することができる。実際には、各サブアレイが32チャンネル(M=32)と仮定して、式(6)から、このようなサブアレイ4個を何等のオフセット処理を要することなく接続することができる。要求される遅延量と焦点との関係を図4(b)に示している。この関係は、第1遅延部10の指定セルAxを選択する際に利用することができる。

【0075】なお、他の実施例として、次のように構成することもできる。例えば、図1において、第1遅延部10と第2遅延部12とをデシメーションフィルタ11を中心として互いに逆に配置して送受信素子8で捕捉された信号を、先ず第2遅延部12へ入力し、その後でデシメーションフィルタ11を介して第1遅延部10へ供給し、第1遅延部10の出力信号を位相合成して受波ビームを形成することも可能である。

【0076】エレメントアレイのオフセット

例えば図8(a)～図9に示すように、アレイを角度θだけ位相走査したり、凹型または凸型アレイを使用する場合において、Nλ/rより大きな遅延量を得ようとする場合、遅延エレメント数を通常より大きく設定しないと、第1遅延部10および第2遅延部12の各遅延量が多くなるケースも発生する。特にサブアレイSA1～SAJにおいて、それぞれの端部が遅延プロファイルT1+T(J+1)を有している。従って、第1のサブアレイSA1は遅延プロファイルT1およびT2を有し、第2のサブアレイSA2は遅延プロファイルT2およびT3を有し、...最後のサブアレイSAJは遅延プロファイルTJおよびT(J+1)を有する。

【0077】個々のチャンネルにより得られる遅延量(前記具体例では8λ)より大きな遅延量を得ようすると、第1遅延部10で得られる遅延量では不十分である。この問題は、各サブアレイの可変遅延プロファイルに加えて直前のサブアレイの最大遅延量に等しいオフセット遅延をかけることにより解消することができる。

【0078】サブアレイ全体に所望のオフセット遅延をかけるには、図10に示すように、アレイの出力部に共通のオフセット遅延ブロック40を挿入する。このオフセット遅延ブロック40は、全てのチャンネルとスキャンラインに同じ値の追加遅延を付加する。好ましい一実施例においては、フォーカス用遅延部10とビーム走査

用遅延部12の両者に対して一つのオフセット遅延が行われるが、それぞれの単分解能遅延エレメント群に別々にオフセット遅延を行うことも可能である。

【0079】図11から分かるように、共通のオフセット遅延ブロック40は、図7に示す第2遅延部12と同様の構成になっている。共通のオフセット遅延ブロック40は、複数(Q個)の第3のシフトレジスタエレメントR1～RQからなる第3のシフトレジスタ43と、同数(Q個)の第3のスイッチS1～SQを含んでいる。

【0080】ところが、共通のオフセット遅延ブロック40に含まれる各々の第3のCCDセルO1～OQの電荷容量は、第1遅延部10の各々の第1のCCDセルA1～ANや第2遅延部12の各々の第2のCCDセルB1～BPのそれよりも大きく、第3のCCDセルO1～OQの信号ダイナミックレンジは、第1のCCDセルA1～ANのそれよりも大きい。なお、オフセット遅延ブロック40に含まれるセル数は、第1遅延部10に含まれるセル数よりも大きく設定されている($Q > N$)。

【0081】オフセット遅延ブロック40において、電荷加算データバス14からのMチャンネル全ての出力が加算された信号は、先頭の第3のCCDセルO1に入力される。入力された信号は、指定されたセルOxに達するまで、ライン42から入力される第3のサンプリング信号CK5に従ってオフセット遅延ブロック40内を移動する。この際セルの指定は、ライン44から入力される第3のサンプリングクロック信号CK6によって行われる。

【0082】第2遅延部12と同様、オフセット遅延ブロック40の出力セルOxは、第3のシフトレジスタ43の内容により指定される。 r_3 をオフセット遅延ブロック40の分解能係数とすると、オフセット遅延量Doは次式ようになる。

【0083】

$$Do = (Ox - O1) (\lambda / r_3) \quad (7)$$

このように λ / r_3 ステップで適当なセルOxを選択することにより、望ましいオフセット遅延量を達成できる。

【0084】各アレイ毎のオフセット遅延量を変化させることにより、また、各アレイ内の全チャンネルで遅延量を変更できる第1遅延部10によって、全てのアレイの走査角と焦点距離を一体化して調整することができる。従って、大型アレイのサブアレイとして機能するオフセットを含むエレメントアレイ構造を採用することで、大型アレイを制御してビーム形成とビーム走査を行うことができる。

【0085】共通のオフセット遅延ブロック40の各々の第3のCCDセルO1～OQの電荷容量は、少なくとも第1遅延部10内の各々の第1のCCDセルA1～ANの電荷容量にエレメントアレイ内のチャンネル数(前記具体例では32)を乗じた値に等しいことが好まし

い。オフセット遅延ブロック40の第3のCCDセルO1～OQの信号ダイナミックレンジは、少なくとも各サブアレイ内のチャンネル数の平方根に第1遅延部10の第1のCCDセルA1～ANの信号ダイナミックレンジより大きな値を乗じたものに等しい。好ましくは、オフセット遅延ブロック40は48個の第3のCCDセル($Q = 48$)を備え、 λ の分解能で48 λ の遅延を達成できるように構成される。なお、第1遅延部10により得られた高分解能は依然維持されている。

【0086】図8(b)は、焦点距離が無限遠で大型アレイが角度 θ だけ位相走査される場合に各サブアレイに必要な遅延差を示している。焦点距離が無限遠の場合、大まかな遅延とオフセット遅延量のみが必要になる。図8(a)に示すように焦点距離が無限遠でない場合、所望のビーム形状を得るには細かな遅延も必要になる。これら全ての遅延のレベルの詳細を、凡例を添えて図9に示している。

【0087】ビームをアレイSA1+SA2+SA3+...+SAJからなる開口部の中心、即ち、法線22から角度 θ だけ振らす場合、SA1の遅延カーブは、図9のU1の区域と点描部分50で示すようになる。点描部分50は、動的フォーカス機能を備えた第1遅延部10によって得られる。区域U1は、ビームの走査に必要な遅延量を表している。サブアレイSA2の遅延カーブは、点描部分52と斜線部分34並びに区域U2の組合せになる。斜線部分34で示される遅延は、サブアレイSA2内の全てのアレイエレメントに共通な遅延を表している。この共通な遅延は、クロスハッチを施した区域U1の最大幅で囲まれた区域に等しい固定値になっており、直前のサブアレイSA1の最大走査遅延量に等しい。従って、この固定オフセット遅延を区域U2を形成する各アレイエレメントに対して可変な遅延量とともにサブアレイSA2に挿入し、更にサブアレイSA1の出力に加算することができる。

【0088】同様にサブアレイSA3についても、斜線部分36で示されるオフセット遅延はサブアレイSA2の最大遅延量に等しく、可変プロファイルU3は先行するサブアレイ群T1～T3への位相整合的加算を可能にする。以下全てのサブアレイを同様に扱うことができる。最後のサブアレイSAJについては、斜線部分38で示されるオフセット遅延はサブアレイSA(J-1)の最大遅延量に等しく、可変プロファイルUJは先行するサブアレイ群T1～TJへの位相整合的加算を可能にする。従って、遅延量T1～T(J+1)によって規定されるアレイ全体は、位相整合的に合成される。

【0089】なお、前記実施例は、受波ビームを形成するものであるが、電気接続を一部変えることにより、送波ビームを形成することができる。送波ビームを形成するときは、例えば図1において、送受信素子8に代えて送信信号を発生する信号発生器を配置し第1遅延部10

の入力部に接続する。また、複数の第2遅延部12の入力信号をそれぞれに対応する送受信素子8に供給する。各送受信素子8が信号を発射することにより送波ビームが形成される。

【0090】

【発明の効果】本発明には様々な効果が期待できるが、例えば、固定クロックにより遅延量を正確に制御しつつアナログ領域での信号処理を行うことを可能にするとともに、サンプル値法に比べてダイナミックレンジが狭く消費電力も大きい高速A/D変換器が不要になるという利点がある。

【0091】また、固定クロックを用いることにより、CCDシフトレジスタ内でのサンプルデータの周波数変調が不要になる。また、クロック雑音を低減し有効ダイナミックレンジを改善するため、同期クロック方式と単一周波数を効果的に用いることができる。更に、サブ開口とオフセット遅延を採用することにより、大型アレイに必要な遅延エレメントの総数を少なくすることができる。

【0092】16F0のシフトクロック（F0は信号の周波数）を使用することで、ビーム形成器内の時間信号量子化誤差を最小にすることができ、これにより、この方法が他のどのような時間および/または振幅内挿法と比べても簡単に適用できるものとなる。CCD遅延シフトレジスタ内のどの電荷群中の信号を使用しても、より良好な信号サンプリングと遅延信号の有効な位相整合的加算が可能である。分割CCDセルを使用しているため、信号の低減とアボダイゼーションが行われる。

【0093】以上、本発明の実施の形態について好ましい具体例を参照して説明したが、この発明の実施においては様々な変更が可能なことは明らかである。かかる変更は本発明の範囲を逸脱するものではなく、当該技術分野の習熟者に明らかなそのような変更は本発明の請求の範囲に含まれる。

【図面の簡単な説明】

【図1】 本発明の一実施例にかかる一つのアンテナエレメントに接続される遅延部構成とマルチチャンネルアレイ中の他のアンテナエレメントとの関係を示す略図である。

ある。

【図2】 図2(a)は、多数の画像スキャンラインを生成するアンテナアレイにおいてビーム走査がどのように行われるかを示す略図である。図2(b)は、各スキャンラインにおいて焦点の調節がどのように行われるかを示す略図である。

【図3】 図3(a)及び図3(b)は、図1に示すアレイをサブアレイとして用い、該サブアレイ複数個からなる大型アレイにおいて、遅延量を種々変化させたときに得られる様々なフォーカス状態を示す略図である。

【図4】 図4(a)は、図1に示すアレイをサブアレイとして用い、該サブアレイ複数個からなる大型アレイにおいて、遅延量を変化させたときに得られるフォーカス状態を示す略図である。図4(b)は、アレイから所望の焦点までの距離と必要な遅延量との関係を図示したものである。

【図5】 図5(a)は、図1の第1遅延部を制御するのに使用されるシフトレジスタの内容の一例において得られる遅延状態を示す図である。図5(b)は、図5(a)に示すシフトレジスタの内容を右方向に1セル分だけシフトした後に得られる遅延状態を示す図である。

【図6】 図5(a)および図5(b)の構成における信号経路でのシフトレジスタ制御信号Sの典型的な時系列パターンと、それに対応する遅延状態を示すタイムチャートである。

【図7】 第2遅延部を制御する固定レジスタ内のある値において得られる遅延状態を示す図である。

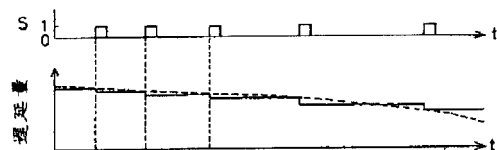
【図8】 図8(a)は、特定の焦点を有する大型の位相走査アレイを示す図である。図8(b)は、無限遠焦点を有する大型の位相走査アレイを示す図である。

【図9】 図8(a)に示す大型の位相走査アレイに対して3段階の分解能（細かな遅延、大まかな遅延、オフセット遅延）を用いて行った制御フォーカス処理の詳細を示す図である。

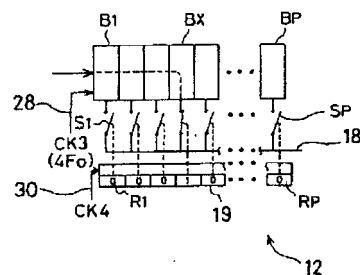
【図10】 オフセット遅延ブロックを含むアレイ出力部の構成を示す図である。

【図11】 図10に示すオフセット遅延ブロックにおける遅延の発生と制御のための構成を示す図である。

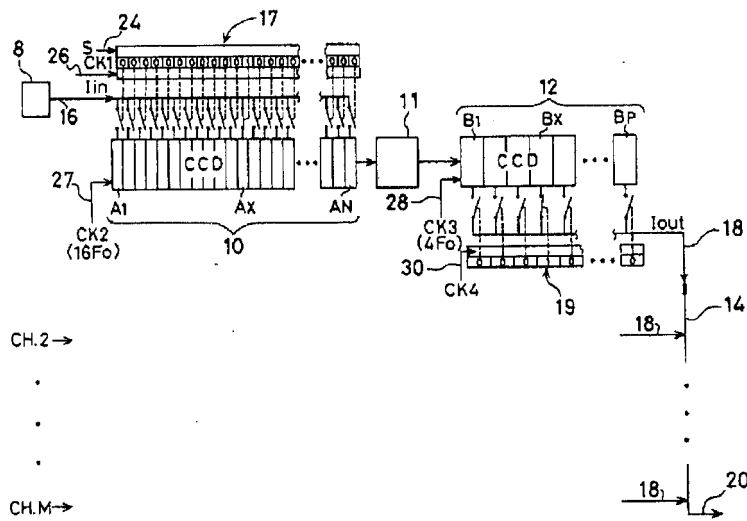
【図6】



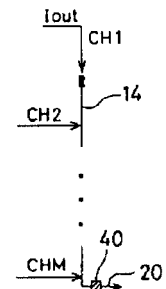
【図7】



【図1】



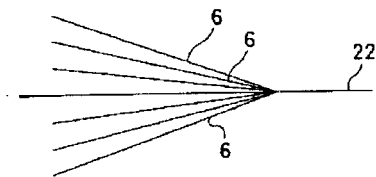
【図10】



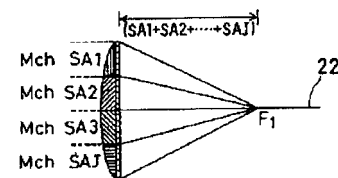
【図2】

【図3】

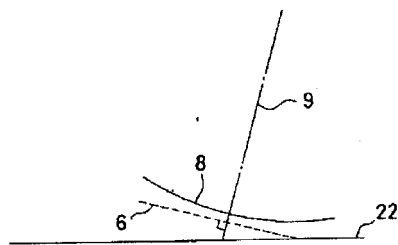
(a)



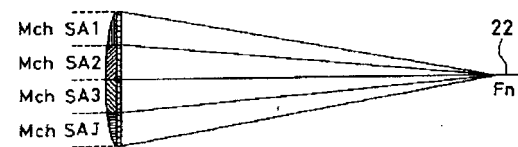
(a)



(b)

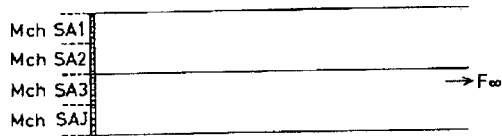


(b)

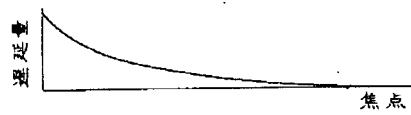


【図4】

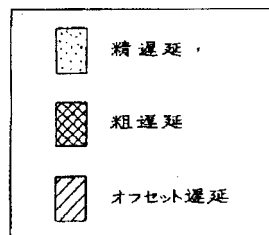
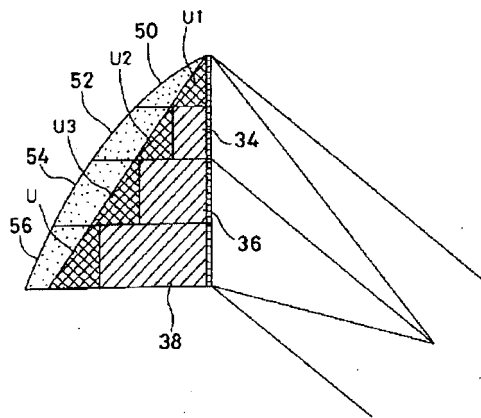
(a)



(b)

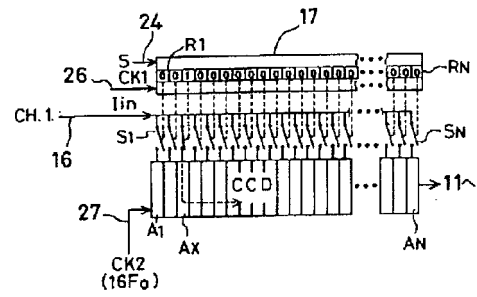


【図9】

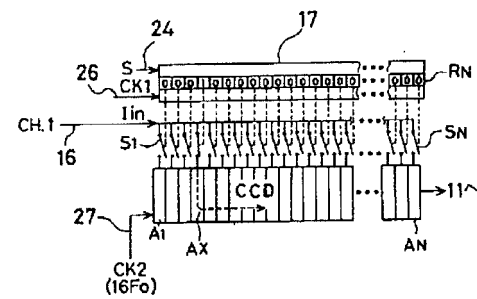


【図5】

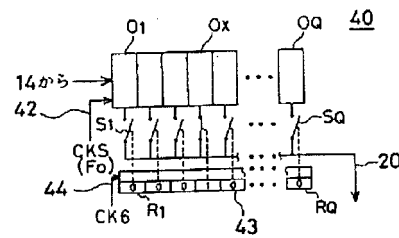
(a)



(b)

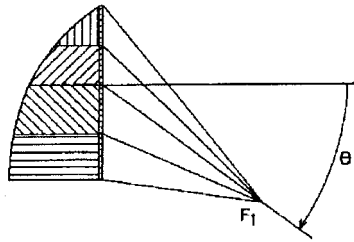


【図11】



【図8】

(a)



(b)

